

具有 I²C
兼容型监视功能的
热插拔控制器

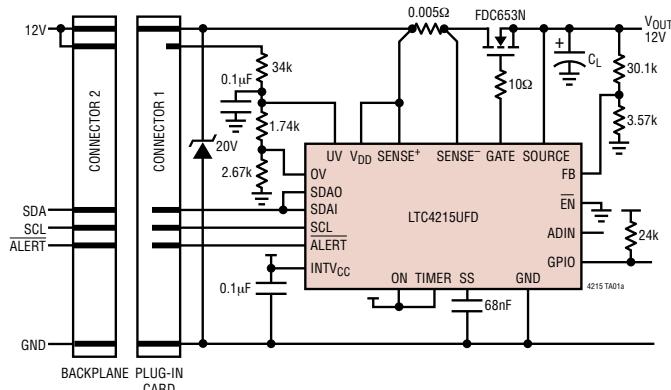
特点

- 允许电路板在带电的背板上安全地插入
- 8 位 ADC 负责监视电流和电压
- I²C/SMBus 接口
- 宽工作电压范围：2.9V 至 15V
- dI/dt 控制软起动
- 用于外部 N 沟道 MOSFET 的高压侧驱动器
- 无需外部栅极电容器
- 输入过压/欠压保护
- 在故障之后可任选锁断或自动重试
- 在故障之后向主机发出报警信号
- 具有折返功能的浪涌电流限制
- 采用 24 引脚 (4mm × 5mm) QFN 和 16 引脚窄式 SSOP 封装

应用

- 带电电路板插拔
- 电子电路断路器
- 计算机、服务器
- 平台管理

典型应用



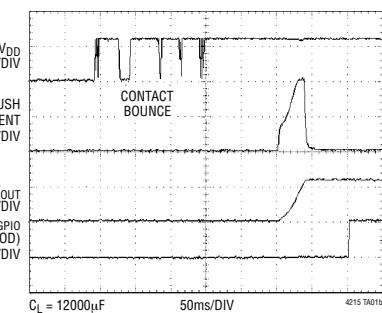
描述

LTC[®]4215 热插拔 (Hot Swap[™]) 控制器允许电路板在带电背板上安全地插入和拔出。利用一个外部 N 沟道通路晶体管，可使电路板电源电压和浪涌电流以一个可调斜率的斜坡上升。一个 I²C 接口和板载 ADC 实现监控负载电流、电压和故障状态。

该器件具有可调折返电流限制功能和一个用于设定浪涌电流的 dI/dt 的软起动引脚。一个 I²C 接口可以把器件配置成在 LTC4215 检测到一个电流限制故障之后锁断或自动重起动。

该控制器还具有一些附加功能，包括：在发生故障时中断主机、在输出电源良好时进行通报、检测负载板卡的插拔以及在板卡插入时自动上电或等待一个 I²C 指令来接通器件。

LTC、**LTC** 和 **LT** 是凌特公司的注册商标。
Hot Swap 是凌特公司的商标。
所有其他商标均为其各自拥有者的产权。



LTC4215

绝对最大额定值 (注1, 2)

电源电压 (V_{DD}) -0.3V 至 24V
电源电压 ($INTV_{CC}$) -0.3V 至 6.5V
输入电压
GATE-SOURCE (注 3) -0.3V 至 5V
SENSE⁺, SENSE⁻ V_{DD} - 0.3V 至 V_{DD} + 0.3V
SOURCE -5V 至 24V
 \overline{EN} , FB, ON, OV, UV -0.3V 至 12V
ADR0, ADR1, ADR2, TIMER,
ADIN, SS -0.3V 至 $INTV_{CC}$ + 0.3V
ALERT, SCL, SDA, SDAI, SDAO .. -0.3V 至 6.5V

输出电压
GATE, GPIO -0.3V 至 24V
工作温度范围
LTC4215C 0°C 至 70°C
LTC4215I -40°C 至 85°C
贮存温度范围
SSOP 封装 -65°C 至 150°C
QFN 封装 -65°C 至 125°C
引脚温度 (焊接时间 10 秒)
SSOP 封装 300°C

封装/订购信息

产品型号	GN 器件标记	产品型号	UFD 器件标记*
LTC4215CGN	4215	LTC4215CUFD	4215
LTC4215IGN	4215I	LTC4215IUFD	4215

订购选项 卷带：加 #TR
无铅型：加 #PBF 无铅型卷带：加 #TRPBF
无铅型器件标记：<http://www.linear.com/leadfree/>

* 温度等级标识请见货运集装箱上的标签。对于规定工作温度范围更宽的器件，请咨询凌特公司。

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{DD} = 12\text{V}$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位	
电源							
V_{DD}	输入电源范围		●	2.9	15	V	
$V_{OV(VDD)}$	输入电源过压门限		●	15	15.6	V	
I_{DD}	输入电源电流		●	3	5	mA	
$V_{DD(UVL)}$	输入电源欠压闭锁	V_{DD} 上升	●	2.75	2.84	V	
$V_{DD(HYST)}$	输入电源欠压闭锁迟滞		●	75	100	mV	
$INTV_{CC}$	内部稳压器电压	$V_{DD} \geq 3.3\text{V}$	●	2.9	3.1	V	
$INTV_{CC(UVL)}$	$INTV_{CC}$ 欠压闭锁	$INTV_{CC}$ 上升	●	2.55	2.64	V	
$INTV_{CC(HYST)}$	$INTV_{CC}$ 欠压闭锁迟滞		●	20	55	mV	
电流限制和电路断路器							
$\Delta V_{SENSE(TH)}$	电路断路器门限 ($V_{DD} - V_{SENSE}$)		●	22.5	25	27.5	mV
ΔV_{SENSE}	电流限制电压 ($V_{DD} - V_{SENSE}$)	$V_{FB} = 1.3\text{V}$ $V_{FB} = 0\text{V}$ 启动定时器终止操作	● ● ●	22 6.5 65	25 10 75	29 13 90	mV
$t_D(OC)$	OC 故障滤波器	$\Delta V_{SENSE} = 50\text{mV}$	●	15	20	30	μs
$I_{SENSE(IN)}$	$SENSE$ 引脚输入电流	$V_{SENSE} = 12\text{V}$	●	10	20	35	μA
栅极驱动器							
ΔV_{GATE}	外部 N 沟道栅极驱动器 ($V_{GATE} - V_{SOURCE}$) (注 3)	$V_{DD} = 2.9\text{V}$ 至 15V , $I_{GATE} = -1\mu\text{A}$	●	5.0	5.9	6.5	V
$I_{GATE(UP)}$	外部 N 沟道栅极上拉电流	栅极接通, $V_{GATE} = 0\text{V}$	●	-15	-20	-30	μA
$I_{GATE(DN)}$	外部 N 沟道栅极下拉电流	栅极关断, $V_{GATE} = 15\text{V}$	●	0.8	1	1.6	mA
$t_{PHL(SENSE)}$	($V_{DD} - SENSE$) 高电平至 GATE 低电平	$V_{DD} - SENSE = 100\text{mV}$, $C_{GS} = 10\text{nF}$	●		0.5	1	μs
$V_{GS(POWERBAD)}$	电源不良故障时的栅至源极电压	$V_{SOURCE} = 2.9\text{V}$ - 15V	●	3.8	4.3	5.0	V
比较器输入							
$V_{ON(TH)}$	ON 引脚门限电压	V_{ON} 上升	●	1.210	1.235	1.26	V
$\Delta V_{ON(HYST)}$	ON 引脚迟滞		●	60	128	180	mV
$I_{ON(IN)}$	ON 引脚输入电流	$V_{ON} = 1.2\text{V}$	●		0	± 1	μA
$V_{EN(TH)}$	EN 输入门限	$V_{EN} =$ 上升	●	1.215	1.235	1.255	V
$\Delta V_{EN(HYST)}$	EN 迟滞		●	50	128	200	mV
I_{EN}	EN 引脚输入电流	$V_{EN} = 3.5\text{V}$	●		0	± 1	μA
$V_{OV(TH)}$	OV 引脚门限电压	V_{OV} 上升	●	1.215	1.235	1.255	V
$\Delta V_{OV(HYST)}$	OV 引脚迟滞		●	10	30	40	mV
$I_{OV(IN)}$	OV 引脚输入电流	$V_{OV} = 1.8\text{V}$	●		0	± 1	μA
$V_{UV(TH)}$	UV 引脚门限电压	V_{UV} 上升	●	1.215	1.235	1.255	V
$\Delta V_{UV(HYST)}$	UV 引脚迟滞		●	60	80	100	mV
$I_{UV(IN)}$	UV 引脚输入电流	$V_{UV} = 1.8\text{V}$	●		0	± 1	μA
$V_{UV(RTH)}$	UV 引脚复位门限电压	V_{UV} 下降	●	0.33	0.4	0.47	V
$\Delta V_{UV(RHYST)}$	UV 引脚复位门限迟滞		●	60	125	210	mV
V_{FB}	折返引脚电源良好门限	FB 上升	●	3	8	15	mV
$\Delta V_{FB(HYST)}$	FB 引脚电源良好迟滞		●	3	8	13	mV
I_{FB}	折返引脚输入电流	$V_{FB} = 1.8\text{V}$	●		0	± 1	μA

LTC4215

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{DD} = 12\text{V}$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位
$V_{GPIO(\text{TH})}$	GPIO 引脚输入门限	V_{GPIO} 上升	● 0.8	1	1.2	V

其他引脚功能

$V_{GPIO(\text{OL})}$	GPIO 引脚输出低电压	$I_{GPIO} = 5\text{mA}$	●	0.25	0.5	V	
$I_{GPIO(\text{OH})}$	GPIO 引脚输入漏电流	$V_{GPIO} = 15\text{V}$	●	0	± 1	μA	
I_{SOURCE}	SOURCE 引脚输入电流	SOURCE = 15V	●	40	80	120	μA
$t_{P(\text{GATE})}$	输入(ON, OV, UV, EN)至 GATE 关断传播延迟		●	3	5	μs	
$t_{D(\text{GATE})}$	接通延迟	ON UV, OV, EN 过流自动重试	● ● ●	1 50 2.5	2 100 5	μs ms s	
$V_{\text{TIMERL}(\text{TH})}$	定时器低门限		●	0.17	0.2	0.23	V
$V_{\text{TIMERH}(\text{TH})}$	定时器高门限		●	1.2	1.235	1.26	V
$I_{\text{TIMER}(\text{UP})}$	TIMER 引脚上拉电流		●	-80	-100	-120	μA
$I_{\text{TIMER}(\text{DOWN})}$	用于 OC 自动重试的 TIMER 引脚 下拉电流		●	1.4	2	2.6	μA
$I_{\text{TIMER}(\text{UP/DOWN})}$	TIMER 引脚电流升/降比		●	40	50	60	μA
I_{SS}	软起动斜坡上拉电流	斜坡上升 等待 GATE 进行转换	● ●	-7.5 -0.4	-10 -0.7	-12.5 -1.0	μA μA

ADC

	分辨率(无漏失码)		●	8		位	
	积分非线性	$V_{DD} - \text{SENSE}$ (注 5) SOURCE ADIN	● ● ●	-2 -1.25 -1.25	0.5 0.2 0.2	LSB LSB LSB	
	偏移误差(注 4)	$V_{DD} - \text{SENSE}$ SOURCE ADIN	● ● ●		± 2.0 ± 1.0 ± 1.0	LSB LSB LSB	
	总未调节误差	$V_{DD} - \text{SENSE}$ SOURCE ADIN	● ● ●		± 5.5 ± 5.0 $\ast 5.0$	LSB LSB LSB	
	总量程误差	$V_{DD} - \text{SENSE}$ SOURCE ADIN	● ● ●		± 5.5 ± 5.0 ± 5.0	LSB LSB LSB	
	全量程电压(255 • V_{LSB})	$V_{DD} - \text{SENSE}$ SOURCE ADIN	● ● ●	37.625 15.14 1.205	38.45 15.44 1.23	39.275 15.74 1.255	mV V V
R_{ADIN}	ADIN 引脚采样电阻	$V_{\text{ADIN}} = 1.28\text{V}$	●	1	2	$\text{M}\Omega$	
I_{ADIN}	ADIN 引脚输入电流	$V_{\text{ADIN}} = 1.28\text{V}$	●		0	± 0.1	μA
	转换速率				10	Hz	

I²C 接口

$V_{\text{ADR(H)}}$	ADR0, ADR1, ADR2 输入高电压		●	INTVcc -8	INTVcc -0.4	INTVcc -0.2	V
$I_{\text{ADR}(\text{IN},\text{Z})}$	ADR0, ADR1, ADR2 高阻抗输入电流	ADR0, ADR1, ADR2 = 0.8V ADR0, ADR1, ADR2 = INTVcc - 0.8V	● ●			-3	μA μA
$V_{\text{ADR(L)}}$	ADR0, ADR1, ADR2 输入低电压		●	0.2	0.4	0.8	V
$I_{\text{ADR}(\text{IN})}$	ADR0, ADR1, ADR2 输入电流	ADR0, ADR1, ADR2 = 0V, INTVcc	●	-80	80	80	μA
I_{ALERT}	ALERT 输入电流	ALERT = 6.5V	●			± 1	μA

电特性 凡标注●表示该指标适合整个工作温度范围，否则仅指 $T_A = 25^\circ\text{C}$ 。 $V_{DD} = 12\text{V}$ ，除非特别注明。

符号	参数	条件	最小值	典型值	最大值	单位	
$V_{ALERT(OL)}$	ALERT 输出低电压	$I_{ALERT} = 3\text{mA}$	●	0.2	0.4	V	
$V_{SDA,SCL(TH)}$	SDA, SCL 输入门限		●	1.3	1.7	1.9	V
$I_{SDA,SCL(OH)}$	SDA, SCL 输入电流	SCL, SDA = 6.5V	●		±1	μA	
$V_{SDA(OL)}$	SDA 输出低电压	$I_{SDA} = 3\text{mA}$	●	0.2	0.4	V	

I_C 接口定时

$t_{SCL(MAX)}$	SCL 时钟频率	在 $t_{SCL} \leq t_{SCL(MAX)}$ 的条件下工作	●	400	1000	kHz
$t_{BUF(MIN)}$	起动/停止条件之间的总线空闲时间		●	0.12	1.3	μs
$t_{HD, STA(MIN)}$	在(重复)起动条件之后的保持时间		●	30	600	ns
$t_{SU,STA(MIN)}$	重复起动条件建立时间		●	30	600	ns
$t_{SU,STO(MIN)}$	停止条件建立时间		●	140	600	ns
$t_{HD,DAT(MIN)}$	数据保持时间(输入)		●	30	100	ns
$t_{HD,DATO}$	数据保持时间(输出)		●	300	500	ns
$t_{SU,DAT(MIN)}$	数据建立时间		●	30	600	ns
t_{SP}	受抑尖脉冲宽度		●	50	110	ns
C_x	SDA, SCL 输入电容	SDAI 被连接至 SDAO	●		10	pF

注 1：高于“绝对最大额定值”部分所列数值的应力有可能对器件造成永久性的损害。在任何绝对最大额定值条件下暴露的时间过长都有可能影响器件的可靠性和使用寿命。

注 2：所有流入器件引脚的电流均为正；所有的电压值均以 GND 为基准，除非特别注明。

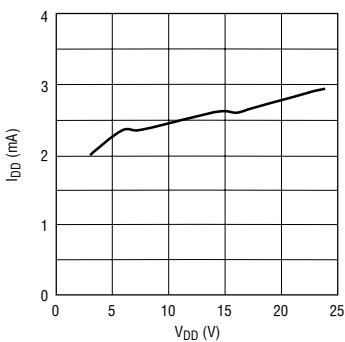
注 3：一个内部箝位电路将 GATE 引脚电压限制于比 SOURCE 引脚电压高 5V 的最小值。把 GATE 引脚驱动至高于该箝位电压的数值有可能损坏器件。

注 4：偏移误差是输出代码在 0000 0000 和 0000 0001 之间摆动时从 1LSB 所测得的偏移电压。

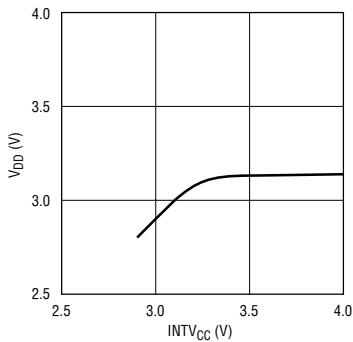
注 5：积分非线性被定义为一个代码相对于一个精准模拟输入电压的偏离程度。最大规格值受限于 LSB 步长和单稳测量。典型规格值从量化频带的 1/4、1/2 和 3/4 区域进行测量。

典型性能特征 $T_A = 25^\circ\text{C}$, $V_{DD} = 12\text{V}$, 除非特别注明。

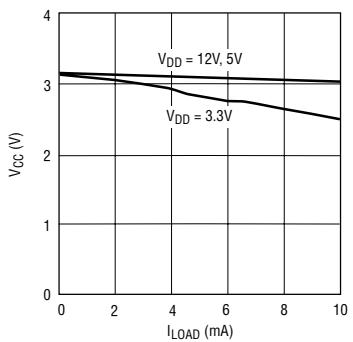
I_{DD} 与 V_{DD} 的关系曲线



INTV_{CC} 与 V_{DD} 的关系曲线

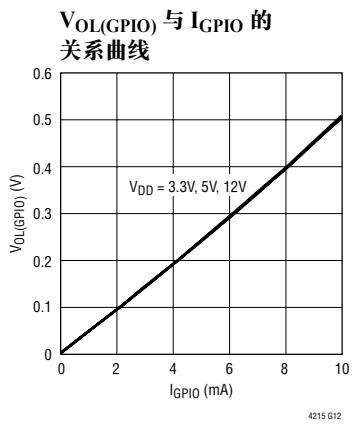
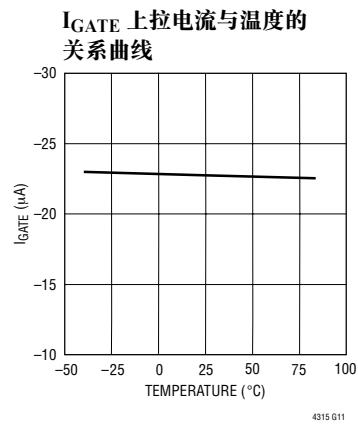
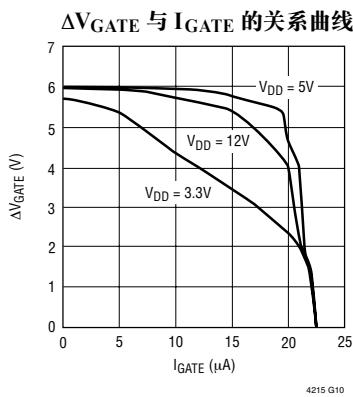
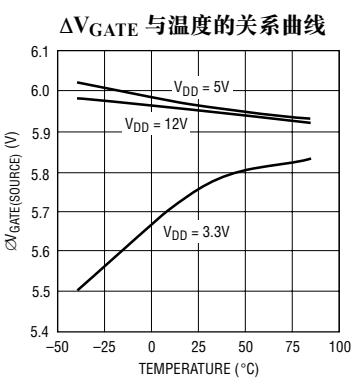
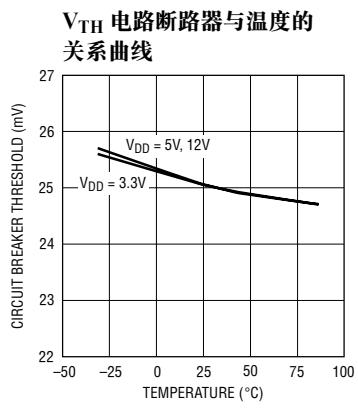
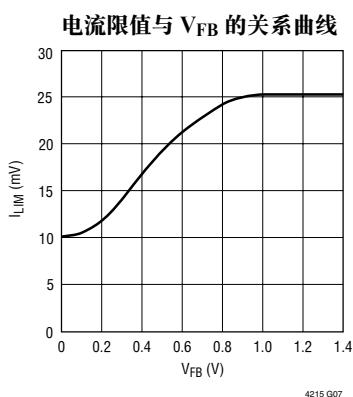
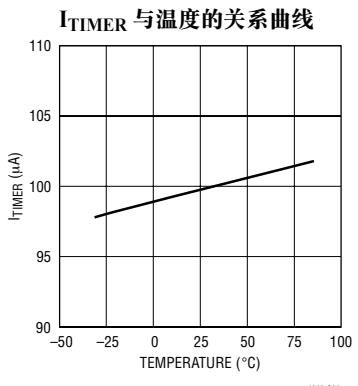
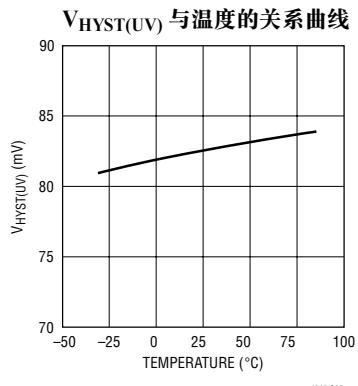
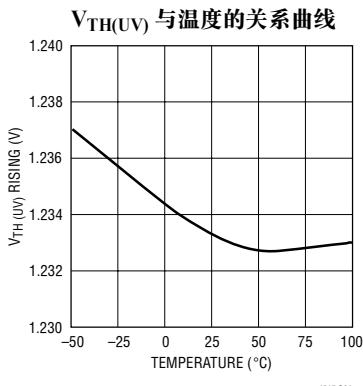


INTV_{CC} 与 I_{LOAD} 的关系曲线

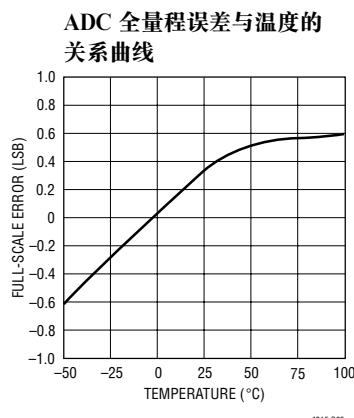
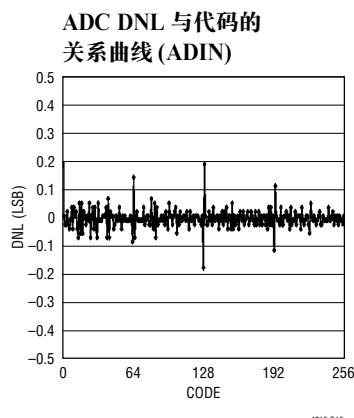
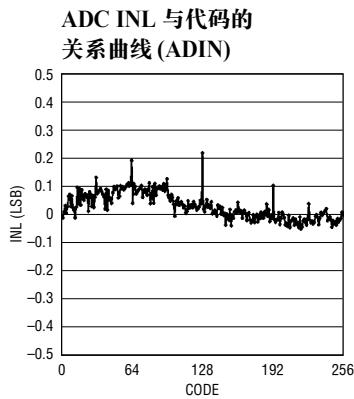
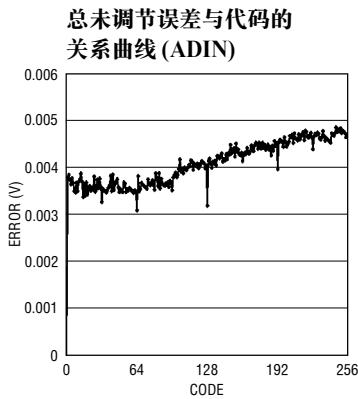


LTC4215

典型性能特征 $T_A = 25^\circ\text{C}$, $V_{DD} = 12\text{V}$, 除非特别注明。



典型性能特征 $T_A = 25^\circ\text{C}$, $V_{DD} = 12\text{V}$, 除非特别注明。



引脚功能

ADIN (QFN 封装) : ADC 输入。加在该引脚上的一个 0V 至 1.235V 的电压由板载 ADC 来测量。不用时, 将该引脚连接至地。

ADR0、ADR1、ADR2 (QFN 封装提供 ADR1、ADR2) : 串行总线地址输入。把这些引脚连接至地、至 INTV_{CC} 引脚或开路将配置 27 个可能地址中的一个。请参见“应用信息”部分中的表 1。

ALERT: 故障报警输出。在出现故障时被拉至地电位的漏极开路逻辑输出, 用于向主控制器发出报警信号。故障报警由 ALERT 寄存器来使能。请参见“应用信息”。不用时, 把该引脚连接至地。

EN (QFN 封装) : 使能输入。把该引脚接地来指示接入了一块电路板, 并使 N 沟道 MOSFET 接通。当该引脚为高电平时, 不允许接通 MOSFET。一个内部 $10\mu\text{A}$ 电流源用于上拉该引脚。该引脚上的电平转换被记录于 FAULT 寄存器中。一个高电平至低电平的转换将使逻辑电路读取 ON 引脚的状态并清除故障。请参见“应用信息”。

FB : 折返电流限制和电源良好输入。一个从输出端引出的阻性分压器被连接至该引脚。当该引脚上的电压降至 1.235V 以下时, 则认为电源不处于良好状态。电源不良条件有可能导致 GPIO 引脚被拉至低电

引脚功能

平或变至高阻抗状态(取决于控制寄存器 A6 位和 A7 位的配置)。如果 LTC4215 结束了启动周期且 GATE 引脚为高电平，则在该情况下还将记录一个电源不良故障。请参见“应用信息”。启动电流限值从 25mV 检测电压 (FB 引脚电压为 0.6V 时) 线性地折回至 10mV (FB 引脚电压为 0.2V 时)。一旦器件脱离启动模式时，折返功能将不起作用，电流限值将增加至 75mV。

GATE：用于外部 N 沟道 MOSFET 的栅极驱动器。一个内部 $20\mu\text{A}$ 电流源负责对 MOSFET 的栅极进行充电。在 GATE 引脚上无需布设补偿电容器，但可以在该引脚和地之间采用一个阻容网络，用于设定接通输出电压转换速率。在关断期间，存在一个 1mA 的下拉电流。在短路或欠压闭锁期间 (V_{DD} 或 INTV_{CC})，则起动一个位于 GATE 和 SOURCE 引脚之间的 500mA 下拉电流源。

GND：器件的地。

GPIO：通用输入/输出。漏极开路逻辑输出或逻辑输入。缺省至一个被设定为拉至低电平以指示电源处于不良状态的输出。根据表 2 来配置。

ON：接通控制输入。一个脉冲上升沿将接通外部 N 沟道 MOSFET，而一个脉冲下降沿则将其关断。在上电时，该引脚还负责配置控制寄存器中的 FET 接通位的状态(因而也控制了外部 MOSFET 的接通)。例如：如果 ON 引脚被连接至高电平，则 FET 接通位(表 2 中的 A3)将在上电之后 100ms 变至高电平。同样地，如果 ON 引脚被连接至低电平，则器件在上电之后将保持关断状态，直到采用 I²C 总线将 FET 接通位设定为高电平为止。该引脚上的一个高电平至低电平转换将把故障寄存器清零。

OV (QFN 封装)：过压比较器输入。把该引脚连接至一个从 V_{DD} 引出的外部阻性分压器。如果该引脚上的电压升至 1.235V 以上，则检测到一个过压故障，而且 GATE 将关断。不用时，将该引脚连接至 GND。

SCL：串行总线时钟输入。SDA 引脚上的数据在 SCL 的上升沿被移入或移出。这是一个高阻抗引脚，通

常由从主控制器引出的一个集电极开路输出来驱动。需要一个外部上拉电阻器或电流源。

SDAO (QFN 封装)：串行总线数据输出。用于把数据发回主控制器或确认一个写入操作的漏极开路输出。该引脚一般与 SDAI 相连，以形成 SDA 线路。需要一个外部上拉电阻器或电流源。在 SSOP 封装中，该引脚在内部与 SDAI 相连。

SDAI：串行总线数据输入。一个用于移入地址、命令或数据位的高阻抗输入。一般与 SDAO 相连，以形成 SDA 线路。在 SSOP 封装中，该引脚在内部与 SDAO 相连。

SDA (SSOP 封装)：串行总线数据输入/输出线路。通过在内部把 SDAO 和 SDAI 线路连接在一起而形成。需要一个外部上拉电阻器或电流源。

SENSE⁺ (QFN 封装)：正电流检测输入。把该引脚连接至电流检测电阻器的输入端。必须和 V_{DD} 连接至相同的走线。在 SSOP 封装中，该引脚在内部与 V_{DD} 相连。

SENSE⁻：负电流检测输入。把该引脚连接至电流检测电阻器的输出端。电流限制电路控制 GATE 引脚，以把 SENSE 和 V_{DD} 引脚之间的检测电压限制为 25mV 或更低。

SOURCE：N 沟道 MOSFET 源极和 ADC 输入。把该引脚连接至外部 N 沟道 MOSFET 开关的源极，用作栅极驱动回线。该引脚还起著 ADC 输入的作用，以监视输出电压。该引脚为栅极下拉电路提供了回线。

TIMER：启动定时器输入。在该引脚和地之间连接一个电容器，以设定一个用于启动的 $12.3\text{ms}/\mu\text{F}$ 周期，在此之后，如果涌人仍处于电流限制状态，则记录一个过流故障。当使能过流自动重试时，关断时间周期为 $600\text{ms}/\mu\text{F}$ ，从而产生了一个 1:50 的占空比。如果该引脚被连接至 INTV_{CC} ，则一个内部定时器将提供 100ms 的启动时间和 5s 的自动重试时间。为每 1nF 软起动 (SS) 电容器提供了一个额外的 10nF 定时器电容，以确保实现正确的启动操作。TIMER 电容器的最小值为 10nF 。

引脚功能

UV：欠压比较器输入。把该引脚连接至一个从 V_{DD} 引出的外部阻性分压器。如果该引脚上的电压降至 1.227V 以下，则检测到一个欠压故障，而且 GATE 将关断。把该引脚拉至 0.4V 以下将使所有的故障复位，并允许 GATE 重新接通。不用时，将该引脚连接至 $INTV_{CC}$ 。

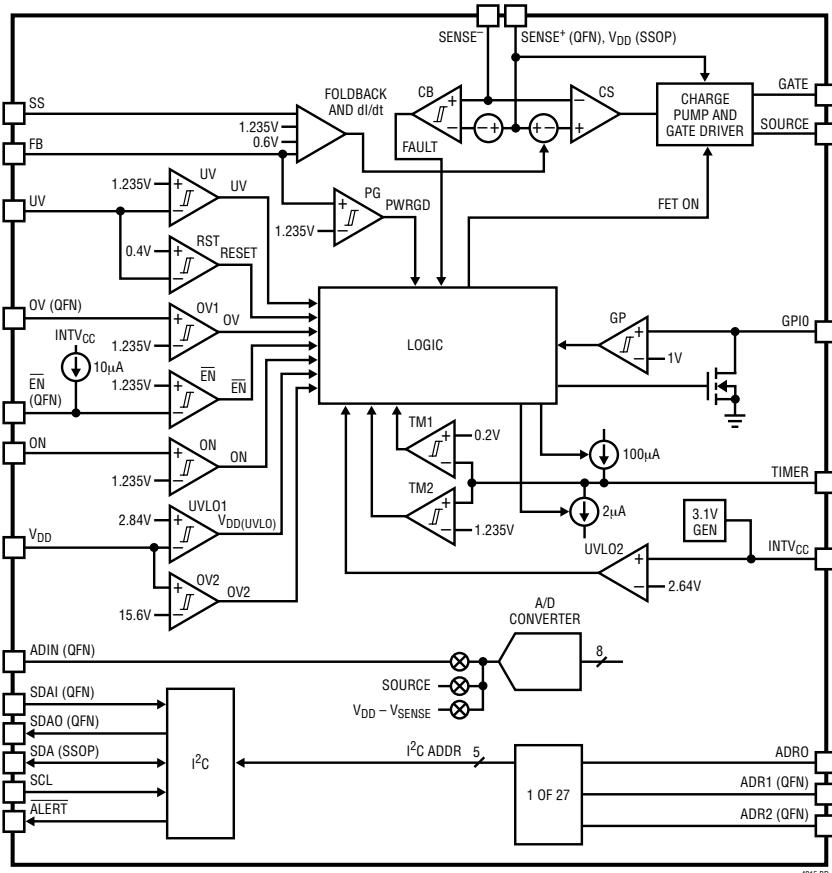
V_{DD} ：电源电压输入。该引脚具有一个 2.84V 的欠压闭锁门限和 15.6V 的过压闭锁门限。

$INTV_{CC}$ ：低电压电源去耦输出。在该引脚和地之间连接一个 $0.1\mu F$ 电容器。

SS：设定启动时的涌入电流转换速率。连接一个 $68nF$ 电容器，用于为启动中的检测电压提供 $5mV/ms$ 的转换速率。当采用一个 $5m\Omega$ 电阻器时，这对应于 $1A/ms$ 。请注意，采用一个大软起动电容器和一个小 TIMER 电容有可能导致定时器在涌入电流起动之前发生终止的情况。为每 $1nF$ 软起动 (SS) 电容提供了额外的 $10nF$ 定时器电容，以确保实现正确的启动操作。采用最小 $1nF$ 的电容来保证一个准确的涌入电流。

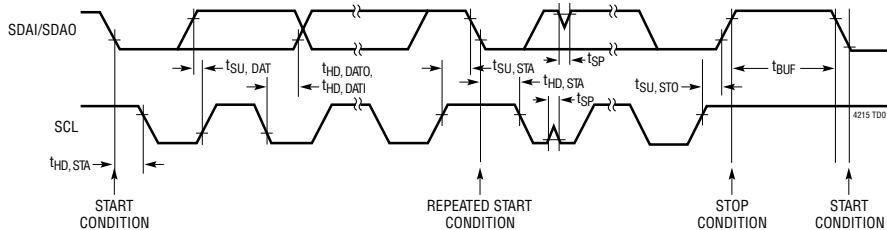
裸露衬垫(引脚 25, QFN 封装)：裸露衬垫可置于开路状态或连接至器件的地。

功能示意图



4215-80

时序图



工作原理

LTC4215 是专为以一种受控的方式来接通和断开电路板的电源电压而设计的，从而允许在带电背板上安全地进行电路板的插拔操作。在正常操作期间，充电泵和栅极驱动器接通一个外部 N 沟道 MOSFET 的栅极，以把功率传输至负载。栅极驱动器采用了一个充电泵，用于从 V_{DD} 引脚获取其所需的功率。栅极驱动器中还包括一个内部 6.5V GATE 至 SOURCE 箍位电路。在启动期间，通过采用电流限值折返、软起动 dI/dt 限制和输出 dV/dt 限制来严格控制涌入电流。

电流检测 (CS) 放大器采用 SENSE⁺ (对于 SSOP 封装为 V_{DD}) 和 SENSE⁻ 引脚电压之差来监视负载电流。当检测电压超过命令值时，CS 放大器通过缩小一个有源控制环路中的 GATE 至 SOURCE 电压来限制负载中的电流。CS 放大器需要从 SENSE⁺ 和 SENSE⁻ 引脚获取 $20\mu A$ 输入偏置电流。

输出短路至地将在有源限流期间导致功耗过大。为了限制该功耗，CS 放大器把 SENSE⁺ 和 SENSE⁻ 引脚之间的电压调节为 $75mV$ 。

如果一个过流条件持续存在，则内部电路断路器 (CB) 将在检测电压超过 $25mV$ 达 $20\mu s$ 以上时记录一个故障。这指示逻辑电路现在是关断 GATE 的时候了，以防止过热现像的发生。此时，启动 TIMER 引脚采用 $2\mu A$ 电流源实现斜坡下降，直到电压降至 $0.2V$ (比较器 TM1) 以下为止，这告知逻辑电路通路晶体管已经冷却，而且，如果过流自动重试被使能，则可以安全地将其重新接通。如果 TIMER 引脚

被连接至 $INTV_{CC}$ ，则在逻辑电路中的一个内部系统定时器上设置 5 秒的缺省冷却时间。

输出电压是采用 FB 引脚和电源良好 (PG) 比较器来监视的，以确定电源是否可供负载使用。电源良好条件的指示信号可由 GPIO 引脚采用一个漏极开路下拉晶体管来发出。GPIO 引脚还可被配置用来发送电源不良信号、或用作一个通用输入 (GP 比较器) 或一个通用漏极开路输出。

“功能示意图”示出了 LTC4215 的监视功能块。左侧的比较器组包括欠压 (UV)、过压 (OV)、复位 (RST)、使能 (EN) 和接通比较器。这些比较器负责确定在接通 GATE 之前外部条件是否有效。但是，两个欠压闭锁电路 UVLO1 和 UVLO2 将首先确认输入电源和内部生成的 $3.1V$ 电源 $INTV_{CC}$ 。当 $INTV_{CC}$ 达到该上升门限时，UVLO2 还将生成至逻辑电路的上电初始化信号。如果固定内部过压比较器 OV2 检测到 V_{DD} 高于 $15.6V$ ，则器件将立即生成一个过压故障并把 GATE 关断。

LTC4215 中包括一个 8 位 A/D 转换器。该转换器具有一个三输入多路复用器，用于在 ADIN 引脚、SOURCE 引脚和 $V_{DD} - SENSE$ 电压之间进行选择。

提供了一个 I²C 接口，用于对 A/D 寄存器进行读操作。它还允许主机对器件进行轮询，以确定是否有故障发生。如果 ALERT 线路被配置为一个中断，则主机将被使能，以对故障做出实时响应。典型的 SDA 线路被划分为一个 SDAI (输入) 和 SDAO

工作原理

(输出)。这简化了采用一个直接由 SDAO 输出来驱动的光隔离器的应用。图14示出了一种采用光隔离的应用。I²C 设备地址采用 ADR0、ADR1 和 ADR2 引

脚来解码。这些输入各具有 3 种状态，总共被解码成 27 个设备地址。在 SSOP 封装中未提供 ADR1 和 ADR2 引脚；因此，在地址变换中这些引脚为 NC。

应用信息

采用一个分布式正电压源来为单独板卡供电的高可用性系统是 LTC4215 的一种典型应用。该器件测量板卡电压和电流，并记录过去和现在的故障条件。系统对 I²C 上的每个 LTC4215 进行定期查询，并读出状态和测量信息。

图1示出了一种基本应用电路。下面的章节将涉及接通、关断以及 LTC4215 负责检测并施加影响的各种故障。外部元件的选择将在“设计实例”部分中做详细讨论。

接通序列

电路板上的电源通过采用一个布设于电源通路中的外部 N 沟道通路晶体管 (Q1) 来控制。请注意，电阻器 R_S 提供电流检测。电阻器 R1、R2 和 R3 规定了欠压和过压电平。R5 用于防止在 Q1 中产生高频振荡，而 R6 和 C1 形成了一个任选网络，该网络可被用来提供一个输出 dV/dt 限制型启动。

在外部 MOSFET 接通之前必须具备多个条件。首先，外部电源 V_{DD} 必须超过其 2.84V 的欠压闭锁电平。其次，内部生成的电源 INTV_{CC} 必须达到其 2.64V 的欠压门限。这产生了一个 60μs 至 120μs 的上电复位脉冲。在复位期间，故障寄存器被清零，而且控制寄存器被设定或置零(如寄存器部分所述)。

在一个上电复位脉冲之后，LTC4215 将经历如下的接通序列。首先，UV 和 OV 引脚指示输入功率处于可接受的范围之内(这由表 4 中的 C0~C1 位来指示)。接着，从外部将 EN 引脚拉至低电平。最后，所有这些条件被满足的持续时间均必须达到 100ms，以确保电路板插入期间的所有触点颤动均已结束。

当这些初始条件得到满足时，检查 ON 引脚并将其实状态写入表 2 中的 A3 位。如果它是高电平，则外部 MOSFET 被接通。如果 ON 引脚为低电平，则外部 MOSFET 将在 ON 引脚被拉至高电平或通过设定 A3 位来发送一个串行总线接通命令时被接通。

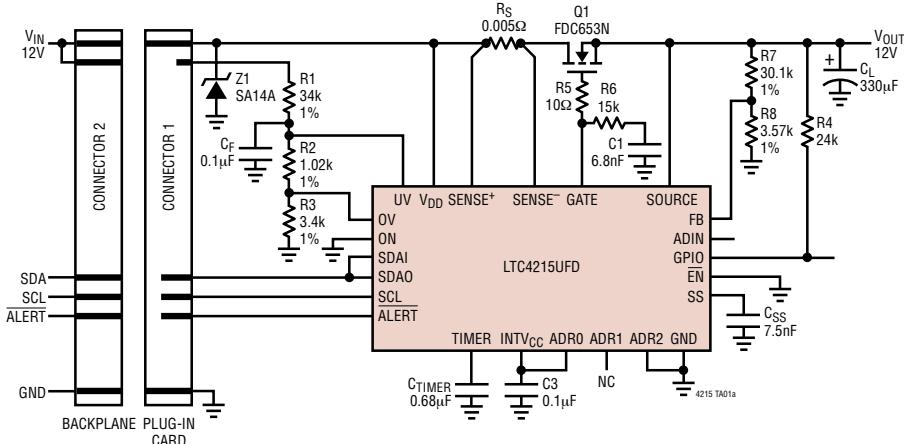


图1：典型应用

应用信息

MOSFET 通过采用一个 $20\mu A$ 电流源对 GATE 进行充电来接通。当 GATE 电压达到 MOSFET 门限电压时，MOSFET 开始接通，而后 SOURCE 电压将随著 GATE 电压的上升而上升。

当 MOSFET 接通时，它使涌人电流以一个由电容器 C_{SS} 所选择的 dI/dt 速率线性斜坡上升。一旦涌人电流达到了 FB 引脚设定的限值，则 dI/dt 斜坡上升停止且涌人电流将遵循折返曲线，如图 2 所示。在启动期间，TIMER 引脚将在 $100\mu A$ 条件下进行积分，而且，一旦它达到了其 $1.235V$ 门限，则器件将进行检查，以了解它是否处于电流限制状态（处于电流限制状态表示它在一个短路条件下启动）。如果是，则表 5 中的过流故障位 D2 被设定且器件被关闭。如果器件不处于限流状态，则 $25mV$ 电路断路器将进入待命状态且电流限值被切换至 $75mV$ 。另一种做法是，通过把 TIMER 引脚连接至 $INTV_{CC}$ 来选择一个内部 $100ms$ 启动定时器。

当 SOURCE 电压上升时，FB 引脚电压也将上升（这是由 $R7$ 和 $R8$ 设定的）。一旦 FB 达到其 $1.235V$ 门限，而且启动定时器已终止操作，则采用其缺省配置的 GPIO 引脚将不再被拉至低电平，并指示电源现在处于良好状态。

如果采用 $R6$ 和 $C1$ 来在启动期间实现一个恒定

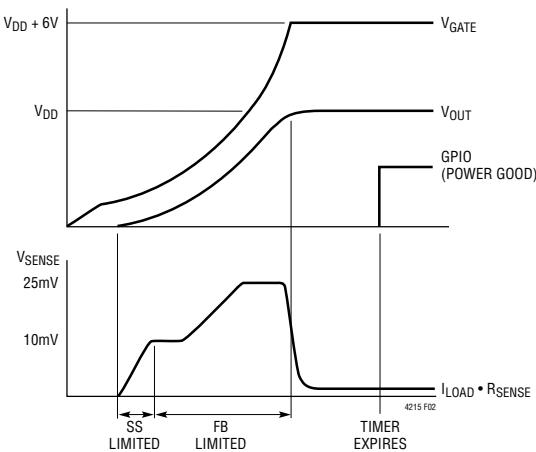


图 2：上电波形

电流（这将在输出端上产生一个恒定的 dV/dt ），则来自 GATE 引脚的一个 $20\mu A$ 上拉电流将把栅极转换至高电平，而且器件将不处于电流限制状态。在该条件下，启动 TIMER 有可能终止操作，而且不会产生一个 OC 故障，即使启动操作尚未完成也不例外。要么检测电压增加至 $25mV$ CB 门限并产生一个 OC 故障，要么 FB 引脚电压达到其 $1.235V$ 电源良好门限且 GPIO 引脚发出“电源良好”指示信号。

GATE 引脚电压

在“典型性能特征”中给出了 GATE 至 SOURCE 驱动电压与 V_{DD} 的关系曲线。在 $2.9V$ 的最小输入电源电压条件下，最小 GATE 至 SOURCE 驱动电压为 $5V$ 。GATE 至 SOURCE 电压被箝位于 $6.5V$ 以下，以保护逻辑电平 N 沟道 MOSFET 的栅极。

关断序列

GATE 会由于多种条件而被关断。正常的关断由 ON 引脚电压走低或一个串行总线关断命令来启动。此外，多种故障条件也会关断 GATE。这些故障条件包括输入过压（OV 引脚）、输入欠压（UV 引脚）、过流电路断路器（SENSE- 引脚）或 EN 引脚转换至高电平。把一个逻辑“1”写入 UV、OV 或 OC 故障位（表 5 中的 D0 ~ D2）也将锁断 GATE（如果其自动重试位被设定为“假”）。

通常，MOSFET 是通过采用一个 $1mA$ 电流把 GATE 引脚拉低至地电位来关断的。在 MOSFET 关断的情况下，SOURCE 和 FB 电压将随著 C_L 的放电而下降。当 FB 电压降至其门限以下时，GPIO 引脚被拉至低电平，以指示输出电源不再处于良好状态。

如果 V_{DD} 引脚降至 $2.74V$ 以下的持续时间超过 $2\mu s$ 或 $INTV_{CC}$ 引脚电压降至 $2.60V$ 以下达 $1\mu s$ 以上，则启动 MOSFET 的快速关断。利用一个 $450mA$ 电流把 GATE 引脚电压拉低至 SOURCE 引脚电压。

过流故障

LTC4215 具有一个可调电流限值，用于防止发生短路或负载电流过大的现像。当电路断路器 $25mV$ 门

应用信息

限被超过的持续时间超过了 20 μ s 的超时延迟时，将发生过流故障。当 V_{DD} 和 SENSE 引脚之间的电流检测电压达到 75mV 时，电流限制电路立即开始动作。GATE 引脚电压随后被拉低并调节，以把电流检测电压限制为 75mV。当 20 μ s 的电路断路器超时结束时，过流存在位 C2 被设定。此时，外部 MOSFET 被关断且过流故障位 D2 被设定。

在 MOSFET 被关断之后，TIMER 引脚开始利用一个 2 μ A 的下拉电流对定时电容器进行放电。当 TIMER 引脚达到其 0.2V 门限时，如果过流故障已被清除，则允许 MOSFET 再次接通。然而，如果过流自动重试位 A2 已被设定，则 MOSFET 将自动再次接通，而无需使过流故障复位。C_T 的最小值采用 10nF。如果通过把 TIMER 引脚连接至 INTV_{CC} 来对其进行旁路，则允许器件在一个内部 5 秒定时器终止操作之后再次接通，方式与 TIMER 引脚电压超越其 0.2V 门限时相同。

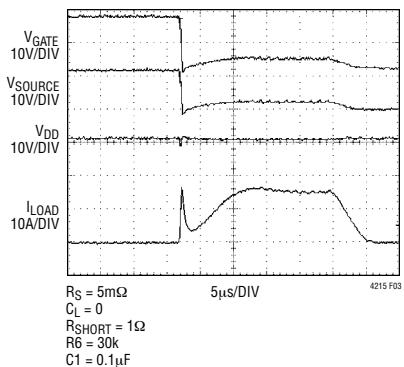


图 3：短路波形

过压故障

当 OV 或 V_{DD} 引脚电压分别升至高于其 1.235V 和 15.6V 门限并持续 2 μ s 以上的时候，将发生过压故障。这利用一个 1mA 的接地电流把 GATE 切断，并设定过压存在位 C0 和过压故障位 D0。如果该引脚随后回降至其门限以下并持续 100ms 的时间，则 GATE 将被允许再次接通，除非过压自动重试功能已通过 A0 位的清零而被停用。

欠压故障

当 UV 引脚电压降至其 1.235V 门限以下的持续时间超过 2 μ s 时，将发生欠压故障。这利用一个 1mA 的接地电流把 GATE 切断，并设定欠压存在位 C1 和欠压故障位 D1。如果 UV 引脚随后升至门限以上达 100ms 的时间，则 GATE 将再次接通，除非欠压自动重试功能已通过 A1 位的清零而被停用。当给器件加电时，如果 UV 引脚在 INTV_{CC} 引脚达到其 2.64V 欠压闭锁门限之后低于其 1.235V 门限，则在故障寄存器记录一个欠压故障。

电路板接入状态的变化

当 $\overline{\text{EN}}$ 引脚电平发生变换时，D4 位将被设定，以指示状态的变化。当 $\overline{\text{EN}}$ 引脚变至高电平时，表示电路板被拨出，GATE 立即关断（利用一个 1mA 的接地电流）并把电路板存在位 C4 清零。如果 $\overline{\text{EN}}$ 引脚被拉至低电平，则表示电路板被插入，除 D4 之外的所有故障位均被清零，并设定使能位 C4。如果 $\overline{\text{EN}}$ 引脚处于低电平的时间达 100ms，则在“FET 接通”控制位 A3 中捕获 ON 引脚的状态。在 $\overline{\text{EN}}$ 引脚上设有一个内部 10 μ A 上拉电流源。

如果系统由于故障的原因而停机，则简单地通过拨出并再次插入负载板卡来重新起动系统可能是合乎需要的。在 LTC4215 和开关位于一个背板或中间背板上而负载位于一个插入板卡上的场合， $\overline{\text{EN}}$ 引脚可检测插卡何时被拨出。图 4 示出了一个采用 $\overline{\text{EN}}$ 引脚来检测板卡插入的实例。一旦插卡被重新插入，则故障寄存器被清零（D4 除外）。100ms 之后，ON 引脚的状态被锁存至控制寄存器的 A3 位中。此刻，系统再次启动。

如果插卡上的一个连接检测正在驱动 $\overline{\text{EN}}$ 引脚，则板卡的插拔有可能造成引脚电压的跳动。当板卡被拨出时，这将导致故障寄存器被清零。如图 4 所示，可以在 $\overline{\text{EN}}$ 引脚上采用一个滤波电容 C _{$\overline{\text{EN}}$} 来对该引脚进行除反跳处理。滤波时间由下式得出：

$$t_{\text{FILTER}} = C_{\overline{\text{EN}}} \cdot 123 \text{ (ms}/\mu\text{F})$$

应用信息

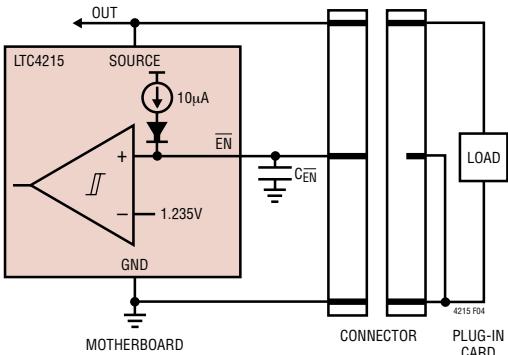


图 4：插卡插入/拔出

FFT 短路故障

如果数据转换器在 GATE 关断的情况下测量到一个高于或等于 1.6mV 的电流检测电压，则将报告一个 FET 短路故障。该条件将设定 FET 短路存在位 C5 和 FET 短路故障位 D5。

电源不良故障

如果 FB 引脚电压在 GATE 为高电平的情况下下降至其 1.235V 门限以下并持续 2μs 以上的时间，则将报告一个电源不良故障。当被配置为电源良好时，这将立即把 GPIO 引脚拉至低电平，并设定电源不良存在位 C3 和电源不良故障位 D3。如果 GATE 至 SOURCE 电压为低电平，则一个电路将防止发生电源不良故障，从而消除了上电或断电期间的假电源不良故障。如果 FB 引脚电压随后回升至门限以上，则 GPIO 引脚将返回一个高阻抗状态且 C3 位被复位。

故障报警

当 FAULT 寄存器 D 中的任何故障位被设定时，如果 ALERT 寄存器 B 中的合适位已被设定，则将生成一个任选的总线报警信号。这仅允许选定的故障产生报警信号。在上电时，缺省状态是在发生故障不报警。如果一个报警被使能，则对应的故障将导致 ALERT 引脚被拉至低电平。在总线主控制器发送了“报警响应地址”(Alert Response Address)之后，LTC4215 将利用其在 SDA 线路上的地址做出响应，并释放 ALERT 引脚，如表 6 所示。如果两个

LTC4215 由于同时利用其地址做出响应而发生冲突，则具有低位地址的器件将在仲裁中胜出，从而率先响应。如果采用总线主控器对该器件进行寻址，则 ALERT 线路也被释放。

一旦 ALERT 信号已因为一个故障而被释放，则它将不会被再次拉至低电平，直到 FAULT 寄存器指示出现了一个不同的故障或原先的故障被清除为止，而后才会被再次拉至低电平。请注意，这意味着重复或连续的故障并不产生报警信号，直到相关的 FAULT 寄存器位被清零为止。

使故障复位

下列的任何条件都将使故障复位。首先，一个把零写至 FAULT 寄存器 D 的串行总线命令将清除相关的故障。其次，当开关被 ON 引脚或 A3 位从高电平变至低电平所断开时(如果 UV 引脚被拉至其 0.4V 复位门限以下并持续 2μs 的时间、抑或如果 INTV_{CC} 引脚电压降至其 2.64V 欠压闭锁门限以下)，整个 FAULT 寄存器将被置零。最后，当 EN 引脚被从高电平拉至低电平时，仅 D0 ~ D3 故障位被清零，而且，用于指示 EN 引脚状态变化的 D4 位被设定。请注意，仍然存在的故障(在 STATUS 寄存器 C 中指示)是不能清除的。

当执行自动重试时，FAULT 寄存器将不被清零。当自动重试被停用时，D0、D1 或 D2 故障的存在将使开关保持断开状态。一旦故障被清除，则开关立即接通。如果自动重试被使能，则 C0、C1 或 C2 中的一个高值将把开关保持于断开状态，而不顾及故障寄存器。随后，当 C0、C1 和 C2 位通过故障条件的消除而被清零时，开关将被允许再次接通。

数据转换器

LTC4215 包括一个 8 位 A/D 转换器，用于连续监视 3 个不同的电压。SOURCE 引脚具有一个 1/12.5 阻性分压器，负责以 60mV 的分辨率来监视一个 15.4V 的全标度电压。ADIN 引脚电压以一个 1.235V 全标度和 4.82mV 分辨率来监视，而 V_{DD} 和 SENSE 引脚之间的电压则利用一个 38.6mV 全标度和 151μV 分辨率来监视。

应用信息

如表 6~8 所示，每个转换的结果被存储于寄存器 E (SENSE)、F (SOURCE) 和 G (ADIN) 之中，并且每秒更新 10 次。设定 CONTROL 寄存器的 A5 位将调用一种中断数据转换器操作的测试模式，从而可对寄存器 E、F 和 G 进行写入和读出操作，以进行软件测试。

配置 GPIO 引脚

表 2 采用控制寄存器的 A6 位和 A7 位描述了 GPIO 引脚可能的状态。在上电时，GPIO 引脚的缺省状态是在电源良好的情况下 (FB 引脚电压高于 1.235V) 变至高阻抗。GPIO 引脚的其他应用则是在电源良好的情况下下拉电平、作为一个通用输出和一个通用输入。

电源瞬变

LTC4215 通过专门的设计能够承受由负载阶跃所引起的电源瞬变。如果存在一个短路负载且返回电源的寄生电感大于 $0.5\mu\text{H}$ ，则在有源电流限制电路把 GATE 引脚电平拉低之前电源电压有可能骤降。如果出现这种情形，则欠压监视器将把 GATE 引脚拉至低电平。在 V_{DD} 降至 2.74V 以下之后，欠压闭锁电路具有一个 $2\mu\text{s}$ 的滤波时间。UV 引脚在 $2\mu\text{s}$ 后起作用，以关断 GATE，但是建议增设一个滤波电容器 C_F 来防止瞬变引发不需要的停机。最后，UV 引脚或欠压闭锁电路做出反应，以使电流在电源电压完全消失之前处于受控状态。

电源瞬变保护

在电源电压高达 24V 的情况下 LTC4215 不会受损。然而，高于 24V 的尖峰则有可能损坏该器件。在短路条件下，流经电源走线的电流的巨大变化有可能引发超过 24V 的感性电压尖峰。为了最大限度地减小这种尖峰，应通过采用较宽的走线或较厚的走线金属镀层来实现电源走线电感的最小化。此外，采用一个吸收电路也能够抑制感性电压尖峰。在 V_{DD} 和 GND 之间将一个 100Ω 电阻器和一个 $0.1\mu\text{F}$ 电容器串联起来，即可形成一个吸收电路。在输入端上布设一个浪涌抑制器 (图 1 中的 Z1) 也可起到保护器件免遭电压浪涌损坏的作用。

设计实例

作为一个设计实例，我们采用以下规格：

$V_{IN} = 12\text{V}$ 、 $I_{MAX} = 5\text{A}$ 、 $I_{INRUSH} = 1\text{A}$ 、 $dI/dt_{INRUSH} = 10\text{A/ms}$ 、 $C_L = 330\mu\text{F}$ 、 $V_{UV(ON)} = 10.75\text{V}$ 、 $V_{OV(OFF)} = 14.0\text{V}$ 、 $V_{PWRGD(UP)} = 11.6\text{V}$ 和 I²C 地址 = 1010011。这形成了图 1 所示的设计方案。

检测电阻器 R_S 的选择由 25mV 的过流门限来设定：

$$R_S = \frac{25\text{mV}}{I_{MAX}} = 0.005\Omega$$

选择合适的 MOSFET，以在输出电容器 C_{OUT} 被充电的同时对浪涌期间的功耗进行处理。浪涌期间的功耗计算方法基于如下原理：

$$C_L \text{ 中的能量} = Q_1 \text{ 中的能量}$$

这采用了：

$$C_L \text{ 中的能量} = \frac{1}{2}CV^2 = \frac{1}{2}(0.33\text{mF})(12)^2$$

即 0.024 焦耳。计算 C_{OUT} 充电所需的时间：

$$t_{CHARGEUP} = C_L \cdot \frac{V_{DD}}{I_{INRUSH}} = 0.33\text{mF} \cdot \frac{12\text{V}}{1\text{A}} = 4\text{ms}$$

MOSFET 中的功耗为：

$$P_{DISS} = \frac{C_L \text{ 中的能量}}{t_{CHARGEUP}} = 6\text{W}$$

必须对候选 MOSFET 的 SOA (安全工作区) 曲线进行评估，以确保封装的热容量能够承受持续 4ms 的 6W 功率。Fairchild FDC653N 的 SOA 曲线显示它能够承受 $2\text{A}/12\text{V}$ (24W) 达 10ms 的时间，因而能够满足上述要求。

采用 C_1 将涌人电流设定为 1A ：

$$C_1 = C_L \cdot \frac{I_{GATE}}{I_{INRUSH}}$$

$$C_1 = 0.33\text{mF} \cdot \frac{20\mu\text{A}}{1\text{A}} \text{ 即 } C_1 = 6.8\text{nF}$$

应用信息

采用 C_{SS} 将涌入 dI/dt 设定为 10A/ms：

$$C_{SS} = \frac{I_{SS}}{\frac{dI/dt}{s}} \cdot \frac{7.5}{200} \cdot \frac{1}{R_{SENSE}}$$

$$= \frac{10\mu A}{10000} \cdot \frac{7.5}{200} \cdot \frac{1}{5m\Omega} = 7.5nF$$

对于一个 4ms 的启动时间和一个 2x 的安全裕度，我们选择：

$$C_{TIMER} = 2 \cdot \frac{t_{STARTUP}}{12.3ms/\mu F} + C_{SS} \cdot 10$$

$$C_{TIMER} = \frac{8ms}{12.3ms/\mu F} + 7.5nF \cdot 10 \approx 0.68\mu F$$

请注意， C_{TIMER} 的最小值为 10nF，在启动期间，每 1nF 软起动电容需要 10nF 的 TIMER 电容/时间。

针对 UV、OV 和 PG 门限电压来选择 R1、R2、R3、R7 和 R8：

$V_{OV(RISING)} = 14.0V$, $V_{OV(FALLING)} = 13.5V$ (采用 $V_{OV(TH)} = 1.235V$ 上升和 $1.185V$ 下降)

$V_{UV(RISING)} = 10.75V$, $V_{UV(FALLING)} = 10.6V$ (采用 $V_{UV(TH)} = 1.235V$ 上升和 $1.215V$ 下降)

$V_{PG(RISING)} = 11.6V$, $V_{PG(FALLING)} = 10.85V$ (采用 $V_{FB(TH)} = 1.235V$ 上升和 $1.155V$ 下降)

在 UV 引脚上布设一个 $0.1\mu F$ 电容器 C_F ，以防止电源干扰信号通过 UV 或 OV 关断 GATE。

借助表 1 来设定地址，如该表所示，二进制地址 1010011 对应于地址 19。通过设置 $ADR2 =$ 高电平、 $ADR1 =$ 开路和 $ADR0 =$ 高电平来设定地址 19。

接著，如前文所述，将 R5 和 R6 的阻值选定为 10Ω 和 $15k$ 的缺省值。

此外，在 $INTV_{CC}$ 引脚上还布设了一个 $0.1\mu F$ 的陶瓷旁路电容器。

布局的考虑

为了实现准确的电流检测，需要采用一个开尔文 (Kelvin) 连接。对于 1 盎司铜箔来说，最小走线宽度为每安培 0.02 英寸，以确保走线处于一个合理的温度。建议采用每安培 0.03 英寸或更宽的走线。请注意，1 盎司铜具有一个约 $530\mu\Omega/\square$ 的薄膜电阻。在高电流应用中，小电阻会迅速地叠加起来。为了提高噪声免疫力，可把至 UV、OV 和 FB 引脚的阻性分压器布设在靠近器件的地方，并使至 V_{DD} 和 GND 的走线保持尽量的短。将用于 $INTV_{CC}$ 引脚的旁路电容器 C_3 放置于 $INTV_{CC}$ 和 GND 之间尽可能靠近的地方，这一点也很重要。在 UV 引脚 (以及 OV 引脚，此时需通过电阻器 R2) 和 GND 之间连接一个 $0.1\mu F$ 电容器也有助于抑制电源噪声。图 4 示出了一种旨在解决这些问题的布局方案。请注意，浪涌抑制器 Z1 采用宽的走线布设于电源和地之间。

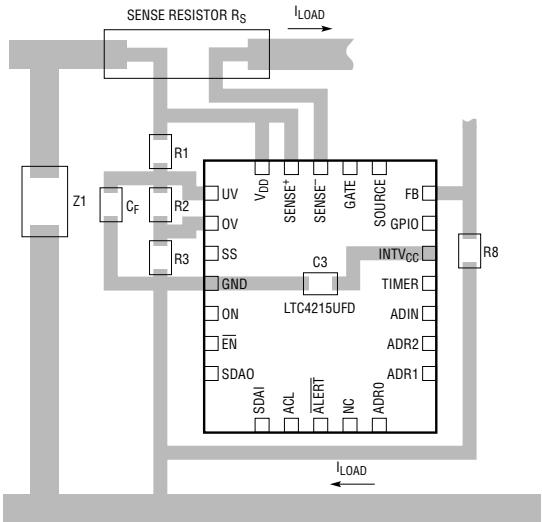


图 5：推荐的布局

数字接口

LTC4215 采用一个与 I²C 总线和 SMBus 兼容的双线式接口来与总线主控器进行通信，这是一种针对低功率器件的 I²C 扩展。

应用信息

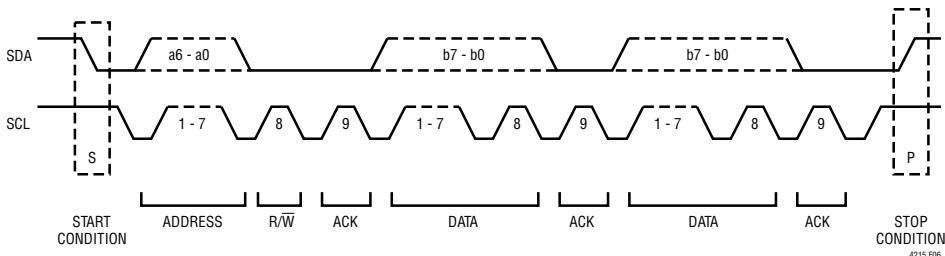


图 6：通过 I²C 或 SMBus 进行数据传送

LTC4215 是一款读写型从属器件，并支持 SMBus Read Byte、Write Byte、Read Word 和 Write Word 命令。在一个 Read Word 命令中，第二个字和第一个字是相等的。在一个 Write Word 命令中，第二个字被忽略。这些命令的数据格式示于图 6~11。

START (起动) 和 STOP (停止) 条件

当总线处于未用状态时，SCL 和 SDA 均为高电平。一个总线主控器通过在 SCL 为高电平时将 SDA 从高电平变换至低电平来发出“传输开始”信号和一个起动条件，如图 6 所示。当该主控器完成了与从动器的通信时，它通过在 SCL 为高电平时将 SDA 从低电平变换至高电平来发布一个 STOP 条件。总线随后处于空闲状态以便进行另一次传输。

I²C 设备寻址

采用 3 个三态地址引脚 (ADR0 ~ ADR2) 可提供 27 个不同的总线地址。表 1 给出了引脚状态和地址之间的对应关系。请注意，地址位 B7 和 B6 在内部被配置为 10。此外，LTC4215 还对两个特殊地址做出响应。地址 (1011 111) 是一个海量写地址，负责向所有的 LTC4215 写入数据，这与其专用地址设置无关。通过把寄存器 A4 设定为零可停用海量写操作。地址 (0001 100) 是 SMBus 报警响应地址。如果 LTC4215 正在把 ALERT 引脚拉至低电平，则它将通过发送其地址并释放 ALERT 引脚来确认该地址。

确认

确认信号用于主控器与从动器之间的信号交换，以指示数据的最后一个字节已收到。在确认时

钟脉冲期间，发送器始终释放 SDA 线。当从动器为接收器时，它把 SDA 线拉低，这样其在该脉冲期间将处于低电平，以确认数据的接收。如果从动器未能确认（由于将 SDA 置于高电平的原因），则主控器有可能通过生成一个 STOP 条件来中断传送。如果主控器正在从从动器接收数据，则主控器在该时钟脉冲期间拉低 SDA 线，以指示数据的接收。在接收到最后一个字节之后，主控器将 SDA 线置于高电平（不确认），并发布一个停止条件，以终止传送。

写协议

主控器以一个 START 条件作为通信的开始，之后是 7 位从属地址以及被设定为“0”的 R/W 位，如图 7 所示。被寻址的 LTC4215 对此进行确认，而后主控器将发送一个命令字节，以指示主控器希望把数据写入哪一个内部寄存器。LTC4215 对此加以确认，然后将该命令字节的 3 个低位锁存至其内部寄存器地址指针中。主控器随后传送数据字节，LTC4215 将再次确认，并把数据锁存至其控制寄存器中。当主控器发送一个 STOP 条件时，传输结束。如果主控器继续发送第二个数据字节（就像在一个 Write Word 命令中那样），则第二个数据字节虽被 LTC4215 所确认，但将被忽略，如图 8 所示。

读协议

主控器以一个 START 条件作为读操作的开始，之后是 7 位从属地址以及被设定为“0”的 R/W 位，如图 9 所示。被寻址的 LTC4215 对此进行确认，而后主控器将发送一个命令字节，以指示主控器希望把数据写入哪一个内部寄存器。LTC4215 对此加以

应用信息

S	ADDRESS	W	A	COMMAND	A	DATA	A	P
1 0 a4:a0	0 0	X X X X X b2:b0	0	b7:b0	0			

FROM MASTER TO SLAVE A: ACKNOWLEDGE (LOW)
 FROM SLAVE TO MASTER Ā: NOT ACKNOWLEDGE (HIGH)
 R: READ BIT (HIGH)
 W: WRITE BIT (LOW)
 S: START CONDITION
 P: STOP CONDITION
4215 F08

图 7 : LTC4215 串行总线 SDA Write Byte (写字节) 协议

S	ADDRESS	W	A	COMMAND	A	DATA	A	DATA	A	P
1 0 a4:a0	0 0	X X X X X b2:b0	0	b7:b0	0	X X X X X X X X	0			

4215 F08

图 8 : LTC4215 串行总线 SDA Write Word (写字) 协议

S	ADDRESS	W	A	COMMAND	A	S	ADDRESS	R	A	DATA	Ā	P
1 0 a4:a0	0 0	X X X X X b2:b0	0	1 0 a4:a0	1	0	b7:b0	1	0	b7:b0	1	

4215 F10

图 9 : LTC4215 串行总线 SDA Read Byte (读字节) 协议

S	ADDRESS	W	A	COMMAND	A	S	ADDRESS	R	A	DATA	A	DATA	Ā	P
1 0 a4:a0	0 0	X X X X X b2:b0	0	1 0 a4:a0	1	0	b7:b0	0	b7:b0	1	0	b7:b0	1	

4215 F11

图 10 : LTC4215 串行总线 SDA Read Word (读字) 协议

S	ALERT	R	A	DEVICE	Ā	P
0 0 0 1 1 0 0	1	0	1 0 a4:a0	0	1	
S	RESPONSE	ADDRESS	R	ADDRESS	A	P
0 0 0 1 1 0 0	1	0	1 0 a4:a0	0	1	

4215 F11

图 11 : LTC4215 串行总线 SDA 报警响应协议

确认，然后将该命令字节的 3 个低位锁存至其内部寄存器地址指针中。主控器随后发送一个重复 START 条件，之后是相同的 7 位地址以及现在被设定为“1”的 R/W 位。LTC4215 确认并发送所需寄存器的内容。当主控器发送一个 STOP 条件时，传输结束。如果主控器确认了发送数据字节（就像在一个 Read Word 命令中那样，见图 10），则 LTC4215 将所需寄存器作为第二个数据字节来转发。

报警响应协议

当 FAULT 寄存器 D 中的所有故障位均被设定时，如果 ALERT 寄存器 B 中的合适位也被设定，则

生成一个任选的总线报警信号。如果一个报警被使能，则对应的故障将导致 ALERT 引脚被拉至低电平。在总线主控制器发送了该报警响应地址之后，LTC4215 利用其位于 SDA 线上的地址做出响应，并随后释放 ALERT，如图 11 所示。如果由总线主控制器来对器件进行寻址，则 ALERT 线也将被释放。ALERT 信号将不会被再次拉至低电平，直到 FAULT 寄存器指示出现了一个不同的故障或原先的故障被清除为止，而后才会被再次拉至低电平。请注意，这意味着重复或连续的故障并不产生报警信号，直到相关的 FAULT 寄存器被清零为止。

应用信息

表1：LTC4215 设备寻址

描述	设备地址	设备地址								LTC4215 地址引脚		
		h	7	6	5	4	3	2	1	0	ADR2	ADR1
海量写操作	BE	1	0	1	1	1	1	1	0	X	X	X
报警响应	19	0	0	0	1	1	0	0	1	X	X	X
0	80	1	0	0	0	0	0	0	X	L	NC	L
1	82	1	0	0	0	0	0	1	X	L	H	NC
2	84	1	0	0	0	0	0	1	0	X	L	NC
3	86	1	0	0	0	0	0	1	1	X	L	NC
4	88	1	0	0	0	1	0	0	X	L	L	L
5	8A	1	0	0	0	1	0	1	X	L	H	H
6	8C	1	0	0	0	1	1	0	X	L	L	NC
7	8E	1	0	0	0	1	1	1	X	L	L	H
8	90	1	0	0	1	0	0	0	X	NC	NC	L
9	92	1	0	0	1	0	0	1	X	NC	H	NC
10	94	1	0	0	1	0	1	0	X	NC	NC	NC
11	96	1	0	0	1	0	1	1	X	NC	NC	H
12	98	1	0	0	1	1	0	0	X	NC	L	L
13	9A	1	0	0	1	1	0	1	X	NC	H	H
14	9C	1	0	0	1	1	1	0	X	NC	L	NC
15	9E	1	0	0	1	1	1	1	X	NC	L	H
16	A0	1	0	1	0	0	0	0	X	H	NC	L
17	A2	1	0	1	0	0	0	1	X	H	H	NC
18	A4	1	0	1	0	0	1	0	X	H	NC	NC
19	A6	1	0	1	0	0	1	1	X	H	NC	H
20	A8	1	0	1	0	1	0	0	X	H	L	L
21	AA	1	0	1	0	1	0	1	X	H	H	H
22	AC	1	0	1	0	1	1	0	X	H	L	NC
23	AE	1	0	1	0	1	1	1	X	H	L	H
24	B0	1	0	1	1	0	0	0	X	L	H	L
25	B2	1	0	1	1	0	0	1	X	NC	H	L
26	B4	1	0	1	1	0	1	0	X	H	H	L

应用信息

表 2 : CONTROL 寄存器 A (00h)——读/写

位	名称	操作				
A7:6	CPIO 配置	功能	A6	A7	GPIO 引脚	
		电源良好(缺省)	0	0	GPIO = C3	
		Power Good	0	0	GPIO = C3	
		通用输出	1	0	GPIO = B6	
		通用输入	1	1	GPIO = B6	
A5	测试模式使能	使能测试模式以停用 ADC ; 1 = ADC 停用 , 0 = ADC 使能(缺省)				
A4	海量写操作使能	允许海量写寻址 ; 1 = 海量写操作被使能 ; 0 = 海量写操作被停用(缺省)				
A3	FET 接通控制	接通控制位在除反跳延迟的末端锁存 ON 引脚的状态 ; 1 = FET 接通 , 0 = FET 关断				
A2	过流自动重试	过流自动重试位 ; 1 = 在过流之后自动重试 , 0 = 在过流之后锁断(缺省)				
A1	欠压自动重试	欠压自动重试 ; 1 = 在欠压之后自动重试(缺省) , 0 = 在欠压之后锁断				
A0	过压自动重试	过压自动重试 ; 1 = 在过压之后自动重试(缺省) , 0 = 在过压之后锁断				

表 3 : ALERT 寄存器 B (01h)——读/写

位	名称	操作
B7	保留	未使用
B6	GPIO 输出	当被配置为输出时将数据位输出至 GPIO 引脚。缺省至 0。
B5	FET 短路报警	针对 FET 短路条件使能报警 ; 1 = 使能报警 , 0 = 停用报警(缺省)
B4	EN 状态变更报警	当 EN 改变状态时使能报警 ; 1 = 使能报警 , 0 = 停用报警(缺省)
B3	电源不良报警	当输出电源不良时使能报警 ; 1 = 使能报警 , 0 = 停用报警(缺省)
B2	过流报警	针对过流条件使能报警 ; 1 = 使能报警 , 0 = 停用报警(缺省)
B1	过流报警	针对欠压条件使能报警 ; 1 = 使能报警 , 0 = 停用报警(缺省)
B0	过压报警	针对过压条件使能报警 ; 1 = 使能报警 , 0 = 停用报警(缺省)

应用信息

表 4 : STATUS 寄存器 C (02h)——读

位	名称	操作
C7	FET 接通	1 = FET 接通, 0 = FET 关断
C6	GPIO 输入	GPIO 引脚的状态; 1 = GPIO 高电平, 0 = GPIO 低电平
C5	存在 FET 短路	如果电流检测电压在 FET 关断的情况下超过 1mV, 则表示有可能发生 FET 短路; 1 = FET 被短路, 0 = FET 未被短路
C4	\bar{EN}	指示 LTC4215 在 \bar{EN} 为低电平时是否被使能; 1 = \bar{EN} 引脚低电平, 0 = \bar{EN} 引脚高电平
C3	电源不良	指示电源在 FB 为低电平时处于不良状态; 1 = FB 低电平, 0 = FB 高电平
C2	过流	在冷却周期中指示过流条件; 1 = 过流, 0 = 未过流
C1	欠压	指示输入在 UV 为低电平的情况下处于欠压状态; 1 = UV 低电平, 0 = UV 高电平
C0	过压	指示输入在 OV 为高电平的情况下处于过压状态; 1 = OV 高电平, 0 = OV 低电平

表 5 : FAULT 寄存器 D (03h)——读/写

位	过压	操作
D7:6	保留	
D5	出现 FET 短路故障	指示在电流检测电压测量值超过 1mV 时 (FET 被关断) 检测到了可能的 FET 短路; 1 = FET 被短路, 0 = FET 良好
1	\bar{EN} 改变了状态	指示 LTC4215 在 \bar{EN} 改变状态的时候被使能或停用; 1 = \bar{EN} 改变了状态, 0 = \bar{EN} 未改变状态
D3	出现电源不良故障	指示电源在 FB 为低电平时处于不良状态; 1 = FB 为低电平, 0 = FB 为高电平
D2	出现过流故障	指示出现了过流故障; 1 = 出现了过流故障, 0 = 未出现过流故障
D1	出现欠压故障	指示在 UV 电压走低时出现输入欠压故障; 1 = UV 为低电平, 0 = UV 为高电平
D0	出现过压故障	指示在 OV 电压走高时出现输入过压故障; 1 = OV 为高电平, 0 = OV 为低电平

表 6 : SENSE 寄存器 E (04h)——读/写

位	名称	操作
E7:0	SENSE 电压测量	检测电压数据

表 7 : SOURCE 寄存器 F (05h)——读/写

位	名称	操作
F7:0	SENSE 电压测量	检测电压数据

表 8 : ADIN 寄存器 G (06h)——读/写

位	名称	操作
G7:0	ADIN 电压测量	ADIN 电压数据

LTC4215

典型应用

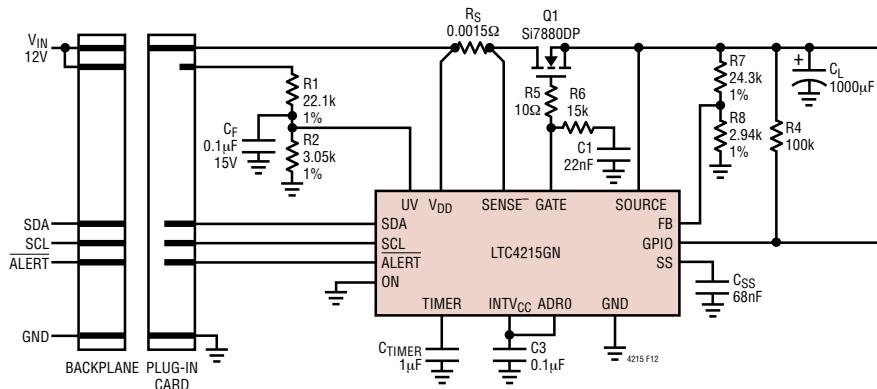


图12：12V、12A 板卡驻留应用

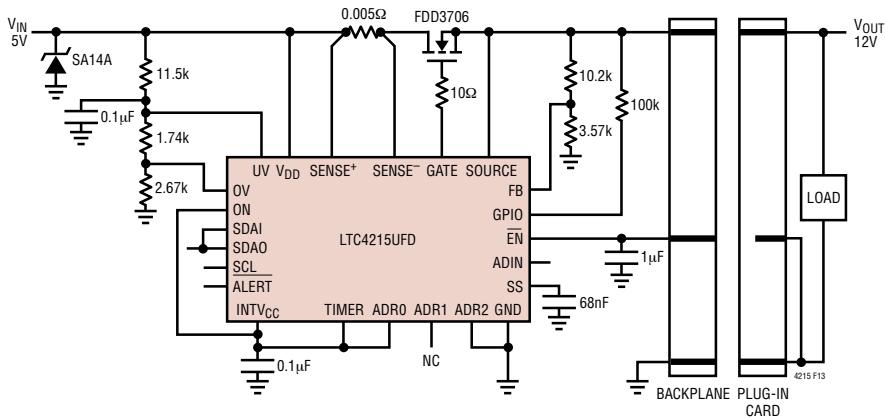
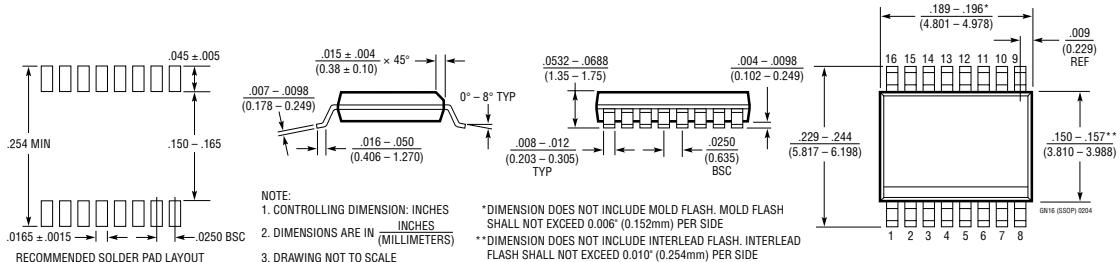


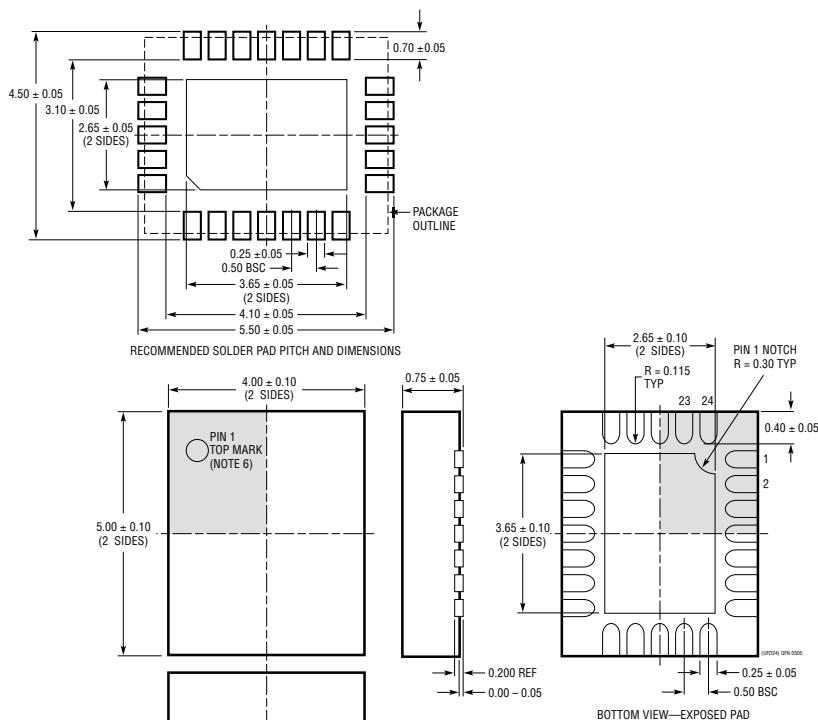
图13：具有插入起动接通功能的 5A、5V 背板驻留应用

封装描述

**GN 封装
16 引脚塑料 SSOP (窄式 .150 英寸)**
(参考 LTC DWG # 05-08-1641)



**UFD 封装
24 引脚塑料 QFN (4mm × 5mm)**
(参考 LTC DWG # 05-08-16960)



LTC4215

典型应用

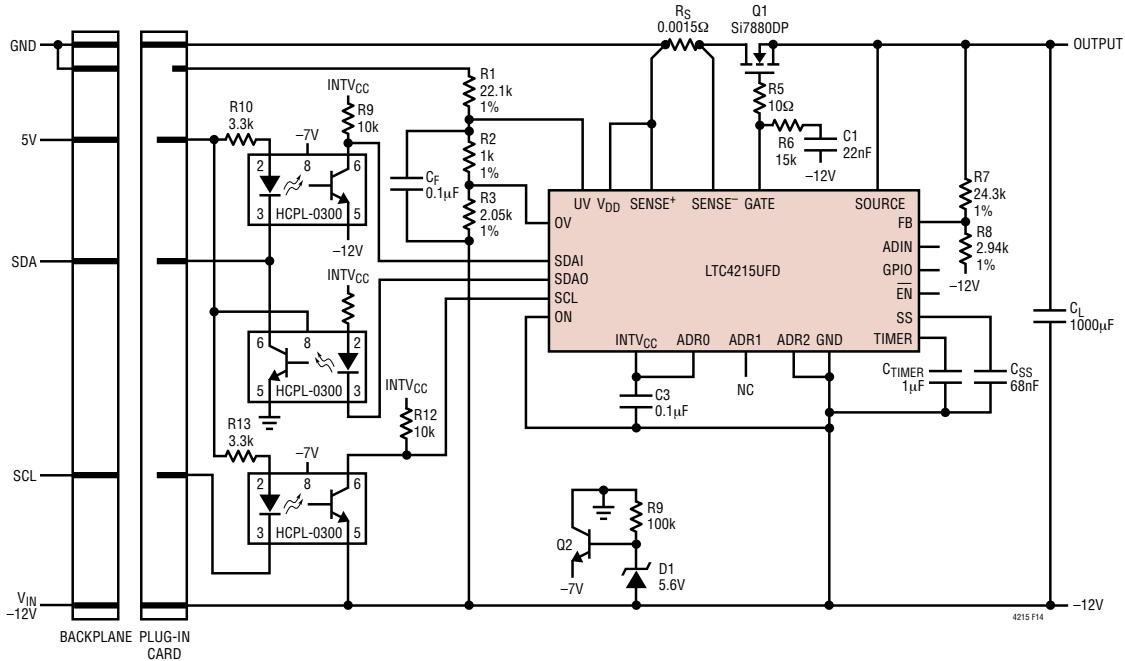


图14：采用光隔离 I²C 的 3A、-12V 板卡驻留应用

相关器件

器件型号	描述	备注
LTC1421	双通道,热插拔控制器	工作电压范围为3V至12V,支持-12V,采用SSOP-24封装
LTC1422	单通道,热插拔控制器	工作电压范围为2.7V至12V,采用SO-8封装
LTC1642A	单通道,热插拔控制器	工作电压范围为3V至16.5V,过压保护高至33V,采用SSOP-16封装
LTC1645	双通道,热插拔控制器	工作电压范围为3V至12V,电源排序,采用SO-8或SO-14封装
LTC1647-1/LTC1647-2 LTC1647-3	双通道,热插拔控制器	工作电压范围为2.7V至16.5V,采用SO-8或SSOP-16封装
LTC4210	单通道,热插拔控制器	工作电压范围为2.7V至16.5V,有源电流限制,采用SOT23-6封装
LTC4211	单通道,热插拔控制器	工作电压范围为2.5V至16.5V,多功能电流控制,采用MSOP-8或MSOP-10封装
LTC4212	单通道,热插拔控制器	工作电压范围为2.5V至16.5V,上电超时,采用MSOP-10封装
LTC4214	负电压,热插拔控制器	工作电压范围为-6V至-16V,采用MSOP-10封装
LTC4216	单通道,热插拔控制器	工作电压范围为0V至6V,采用MSOP-10或12引脚(4mm×3mm)DFN封装
LT4220	正和负电压,双通道,热插拔控制器	工作电压范围为±2.7V至±16.5V,采用SSOP-16封装
LTC4221	双通道热插拔控制器/排序器	工作电压范围为1V至13.5V,多功能电流控制,SSOP-16封装
LTC4230	三通道,热插拔控制器	工作电压范围为1.7V至16.5V,多功能电流控制,SSOP-20封装